

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平5-275272

(43) 公開日 平成5年(1993)10月22日

(51) Int.Cl.⁵

H 0 1 G 4/12

識別記号

3 6 4

庁内整理番号

F I

技術表示箇所

審査請求 未請求 請求項の数1(全 5 頁)

(21) 出願番号 特願平3-54926

(22) 出願日 平成3年(1991)3月19日

(71) 出願人 000006655

新日本製鐵株式会社

東京都千代田区大手町2丁目6番3号

(72) 発明者 峰須賀 邦夫

神奈川県川崎市中原区井田1618番地 新日

本製鐵株式会社第1技術研究所内

(72) 発明者 中村 壽志

神奈川県川崎市中原区井田1618番地 新日

本製鐵株式会社第1技術研究所内

(74) 代理人 弁理士 田村 弘明 (外1名)

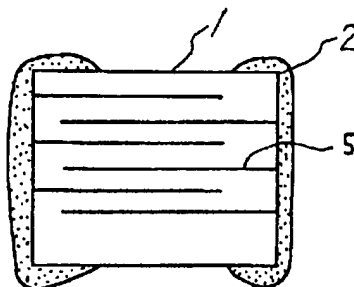
(54) 【発明の名称】 電子セラミック部品の端子電極形成方法

(57) 【要約】

【目的】 本発明は、端子電極形成に際し、製造工程が従来法でのメッキ工程が省略できかつ、端子電極焼付けとセラミック焼成を同時に実施する、端子電極形成方法を提供するものである。

【構成】 40～60wt% Cu-60～40wt% Ni 組成からなる合金ペーストを、脱脂後のセラミック素体の端子部に塗布し、端子電極焼付けとセラミック焼成を同時に実施することを特徴とする。

【効果】 工程省略による、製造時間短縮、電気的性質(耐温劣化、絶縁劣化)の改善の効果がある。



【特許請求の範囲】

【請求項1】 卑金属を内部電極とし、その両極を配置される電子セラミック部品を製造するに際し、該部品の焼成前に40～60wt% Cu-60～40wt% Niを主成分とする合金ペーストを該部品の端子両端に塗布し、その後、該部品の焼成及び端子電極焼き付けを同時に行なうことを特徴とする、端子電極形成方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、特にチップ型セラミックコンデンサのような、基盤に実装される端子電極を有するセラミック電子部品の端子電極の形成方法に関する。

【0002】

【従来の技術】 セラミック電子部品は、各種の酸化物よりなるセラミックを主要構成物としている。セラミックは大気中で焼成されるため、酸化されないように電極にはPd、Ag等の貴金属が使用される。一方セラミック電子部品特にチップ型では、基盤の電極に接続するためにハンダ付けされる。そのために、端子電極(Ag電極が主)を施された上にNi、Snメッキ処理されて電子部品となる。すなわち従来方法は図5(a)の外面図及び(b)の断面図に示すように、セラミック素体1を焼成し、その両端にPt、Ag等の金属よりなる端子電極2を塗布し、該電極2を焼き付けた後、Niメッキ3及びSnメッキ4をその表面に施して仕上げる工程になっている。図中5は内部電極である。

【0003】 近年電子部品業界のコスト競争の激しさから電極材料の卑金属化が内部電極及び、一部端子電極に使用されつつある。この、卑金属を電極に使用した場合に電極材料選択、セラミック焼成雰囲気制御、耐還元性が付与された誘電体材料開発及び内外電極接合強化等について対応することが必要であり、それなりの対策が報告されている。しかし、前記したように製造工程自体が複雑でかつ、多いという問題があるため省工程化が要望されており、特にメッキによるコンデンサ特性の劣化現象が起るため、メッキ工程の不要な製造プロセス実現への期待が大きい。

【0004】

【発明が解決しようとする課題】 このように、製造工程の複雑さやメッキに伴うコンデンサ特性劣化を回避する端子電極形成方法を提供することが現状の課題である。即ち、製造工程において、セラミック焼成を実施した後、端子電極を焼き付けると言った熱履歴の重層・不経済さを解決し一度の熱処理でセラミック焼成・端子電極の焼き付けを実施できること、一方、メッキ工程では、焼成緻密化されたセラミックと言えどメッキ液の極微量の残存は避けがたく、これが耐湿劣化・絶縁劣化の原因となり、そのためにメッキ工程を経ない端子電極の形成法が望まれている。本発明は上記課題を同時に満足すべ

くなされたもので、端子電極としてCu-Ni合金ペーストを用い、セラミック素体に該ペーストを塗布後セラミック焼成・端子電極の焼き付けを同時に実施し、メッキ工程不要の端子電極の形成を行なう方法を提供することを目的とするものである。

【0005】

【課題を解決するための手段】 本発明は上記の目的を達成するために以下の構成を要旨とする。すなわち、卑金属を内部電極とし、その両極を配置される電子セラミック部品を製造するに際し、該部品の焼成前に40～60wt% Cu-60～40wt% Niを主成分とする合金ペーストを該部品の端子両端に塗布し、その後、該部品の焼成及び端子電極焼き付けを同時に行なうことを特徴とする、端子電極形成方法である。

【0006】 本発明の端子電極の断面概要を図1に示す。本発明は図に示す如く、セラミック素体1に端子電極2を塗布後、セラミックの焼成と焼き付けを同時に実施する方法であり、これにより先に述べた、製造工程の複雑さ・残存メッキ液による耐湿劣化・絶縁劣化が解消される。

【0007】 更に詳しく説明すると、以下の如くである。半だの相性、即ちSh-Pb合金への固溶性から該端子電極の材料に限定が加えられる、他方、半だ食われの面から耐熱性の良好な材料が望まれる。このような観点から種々研究を加えた結果、本発明ではCu-Niを主成分とする合金を用い、とりわけ図2に示すように40～60wt% Cu-60～40wt% Ni合金ペーストが本目的に最適であることが判明した。何となればCuが多いと半だ時の耐熱性に問題があり、Niが多いと半だへの固溶性に問題があり、40～60wt% Cu-60～40wt% Niの範囲が両成分のかね合いで最適であるからである。しかも、セラミック素体に該ペーストを塗布すると図3(b)の拡大図に見る如く、セラミック素体に存在する開気孔6に該ペーストが浸透し、これを焼成すると、いわゆるアンカー効果として働き電極の接着強度を高める。

【0008】 尚、内部電極5には、Cu、Niの如きCu、Ni合金と相互拡散し易い材料が望ましい。焼成はCu、Ni合金が酸化されない P_{O_2} 雰囲気となされるが、その際セラミックも還元され性能劣化を来すので、一般に記述されている(Journal of Material Science 10('75)633参照)如き手法で還元防止がなされる。

【0009】

【実施例】 内部電極にCuを配置し、還元防止材として MnO_2 5 mol%添加された $BaTiO_3-CaZrO_3$ 系セラミック積層コンデンサの素体(セラミックグリーンシート上に内部電極が印刷され、積層化されたチップ状の部品で脱脂処理済み)の端面に容量取だし用の端子電極として、50% Ni-50% Cu合金の微粉末

(平均粒径 $2.4\mu\text{m}$)に市販の硼珪酸鉛ガラスフリットを7%レジン54%を重量比で混合・混練しペースト化したCu-Ni合金ペーストを塗布する。その後、図4に示すヒートパターンで $\text{H}_2/\text{N}_2=1/100$ 雰囲気で焼成した。

【0010】作製したセラミック積層コンデンサの電気的性質を表1に示す。表1には従来法も併記したが何れ*

*も上記本発明法で製造したコンデンサが優れている。尚表2に製造時間、電気的性能、半だ食われ性を示したが、本発明法は、従来法より極めて良好であることがわかる。

【0011】

【表1】

実施例での電気的性質

電 気 的 性 質	本 発 明	従 来 法
C (nF)	50	50
$\tan \delta$ (%)	2.3	2.3
IR (M Ω)	2×10^5	2×10^5
バイアスクッカーテストでの不良率	1/100	5/100
半だ食われ性 (260℃での溶け出す迄の時間)	12秒	10秒
備 考	従来法はセラミック材料・内部電極は本発明と同一端子電極がセラミックス焼成後にAgを焼き付け後、Sn, Niメッキを施した本発明と同一サイズのコンデンサ	

【0012】

【表2】

5
本発明の効果

	本 発 明	従 来 法
製 造 時 間	7 3	1 0 0
耐 湿 劣 化	1 / 1 0 0	5 / 1 0 0
絶 縁 劣 化	2 / 1 0 0	9 / 1 0 0
半だ食われ時間	1 2 0	1 0 0
備 考	製造時間・半だ食われ時間は、従来法を100とし本発明を相対表示した。耐湿劣化・絶縁劣化は故障率を示す。	

【0013】

【発明の効果】 以上のように本発明によれば、Ni-Snメッキ工程が省略できること、製造工程を簡略化できることなどから、生産性が極めて向上し、しかも、電気的性能・半だ食われ性が従来法より一層優れていて、長寿命のセラミックコンデンサ等の電子部品を製造できる。

【図面の簡単な説明】

【図1】 本発明の電子セラミック部品の一例を示す断面図である。

【図2】 Ni-Cu成分と耐熱性、半だとの接合性との関係を示す図である。

【図3】 (a) は本発明の電子セラミック部品であり、

(b) はその一部拡大図である。

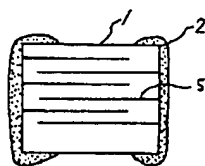
【図4】 本発明実施例における焼成ヒートパターンを示す図である。

【図5】 (a) は従来の電子セラミック部品の外観図、(b) はその断面図である。

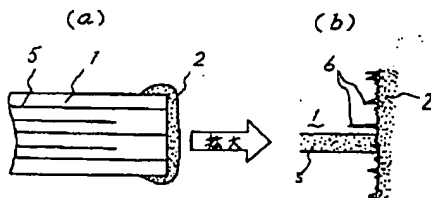
【符号の説明】

- 1 セラミック体
- 2 端子電極
- 3 Niメッキ
- 4 Snメッキ
- 5 内部電極
- 6 開気孔

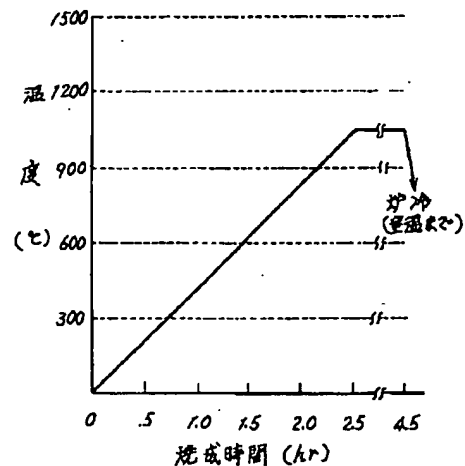
【図1】



【図3】



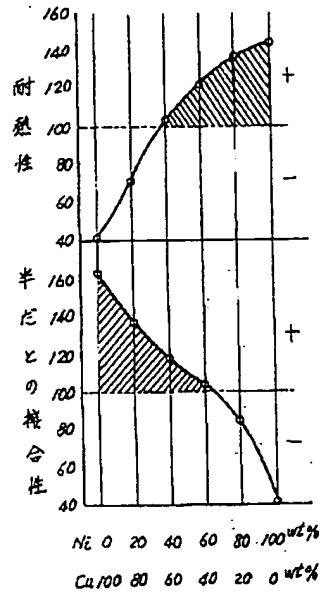
【図4】



(5)

特開平5-275272

【図2】



【図5】

